

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Byung-in MA, et al.

Application No.:

Group Art Unit: Unassigned

Filed: November 13, 2001

Examiner: Unassigned

For: DIFFERENTIAL PHASE DETECTION DEVICE AND TRACKING ERROR SIGNAL
DETECTION APPARATUS USING THE SAME



**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s)
herewith a certified copy of the following foreign application:

Korean Patent Application No. 2000-82052

Filed: December 26, 2000

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing
date(s) as evidenced by the certified papers attached hereto, in accordance with the
requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: November 13, 2001

By: Alicia Choi

Alicia M. Choi

Registration No. 46,621

700 11th Street, N.W., Ste. 500
Washington, D.C. 20001
(202) 434-1500

11011 U.S. PRO
09/986978
11/13/01

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2000년 제 82052 호
Application Number PATENT-2000-0082052

출원년월일 : 2000년 12월 26일
Date of Application DEC 26, 2000

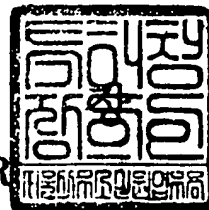
출원인 : 삼성전자 주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001 년 07 월 20 일

특 허 청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0022
【제출일자】	2000.12.26
【국제특허분류】	G11B
【발명의 명칭】	차동 위상 검출디바이스 및 이를 채용한 트래킹 에러신호 검출장치
【발명의 영문명칭】	Differential phase detection device and tracking error signal detecting apparatus employing it
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	최흥수
【대리인코드】	9-1998-000657-4
【포괄위임등록번호】	1999-009578-0
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2000-002816-9
【발명자】	
【성명의 국문표기】	마병인
【성명의 영문표기】	MA,Byung In
【주민등록번호】	660110-1637616
【우편번호】	440-320
【주소】	경기도 수원시 장안구 율전동 419 삼성아파트 202동 1302 호
【국적】	KR

【발명자】**【성명의 국문표기】**

박인식

【성명의 영문표기】

PARK, In Sik

【주민등록번호】

570925-1093520

【우편번호】

442-470

【주소】

경기도 수원시 팔달구 영통동 신나무실 615동 801호

【국적】

KR

【발명자】**【성명의 국문표기】**

서종언

【성명의 영문표기】

SEO, Joong Eon

【주민등록번호】

590426-1845812

【우편번호】

437-082

【주소】

경기도 의왕시 내손2동 633 대우아파트 7동 108호

【국적】

KR

【발명자】**【성명의 국문표기】**

고성로

【성명의 영문표기】

GO, Sung Ro

【주민등록번호】

601027-1388616

【우편번호】

435-010

【주소】

경기도 군포시 당동 252-4 동아아파트 101동 603호

【국적】

KR

【발명자】**【성명의 국문표기】**

정수열

【성명의 영문표기】

JUNG, Soo Yul

【주민등록번호】

630913-1105910

【우편번호】

435-042

【주소】

경기도 군포시 산본2동 1084-2번지 301호

【국적】

KR

【발명자】**【성명의 국문표기】**

양창진

【성명의 영문표기】

YANG, Chang Jin

【주민등록번호】

641203-1405825

【우편번호】

442-470

【주소】 경기도 수원시 팔달구 영통동 신나무실 주공아파트 513동 1904호
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
 이영필 (인) 대리인
 최흥수 (인) 대리인
 이해영 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 6 면 6,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 10 항 429,000 원
【합계】 464,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】

【요약】

입력되는 제1 내지 제4신호를 각각 기준 레벨에 대해 슬라이싱하여 이치화하는 슬라이서부와; 이치화된 제1 및 제3신호와 제2 및 제4신호를 각각 합성하여 제1 및 제2합성신호를 생성하여 출력하는 제1 및 제2합성부와; 제1 및 제2합성신호 사이의 위상을 비교하여 제1위상차 신호와 제2위상차 신호를 생성하여 출력하는 위상차 검출기와; 위상차 검출기쪽에서 입력된 제1 및 제2위상차 신호를 감산하여 차동 위상 신호를 출력하는 매트릭스회로부;를 포함하는 차동 위상 검출디바이스 및 이를 채용한 트래킹 에러신호 검출장치가 개시되어 있다.

개시된 차동 위상 검출디바이스는, 2개의 이치화 신호를 합성하는 한쌍의 합성부를 구비하여, 하나의 위상차 검출기를 채용하면서도 종래와는 달리 딜레이를 배제할 수 있는 구조를 가지므로, 부피가 작다. 개시된 차동 위상 검출디바이스를 트래킹 에러신호 검출장치에 채용하면, 래디얼 틸트, 탄젠셜 틸트, 디포커스, 대물렌즈 시프트, 광디스크의 두께 변화, 광디스크에 기록된 피트의 깊이 변화 및/또는 대물렌즈 시프트에 상대적으로 영향을 받지 않는 트래킹 에러신호가 검출된다.

【대표도】

도 3

【명세서】**【발명의 명칭】**

차동 위상 검출디바이스 및 이를 채용한 트랙킹 에러신호 검출장치{Differential phase detection device and tracking error signal detecting apparatus employing it}

【도면의 간단한 설명】

도 1은 종래의 일 예에 따른 차동 위상 검출디바이스를 채용한 트랙킹 에러신호 검출장치를 개략적으로 보인 블록도,

도 2는 종래의 다른 예에 따른 차동 위상 검출디바이스를 채용한 트랙킹 에러신호 검출장치를 개략적으로 보인 블록도,

도 3은 본 발명의 일 실시예에 따른 차동 위상 검출디바이스를 채용한 트랙킹 에러신호 검출장치를 개략적으로 보인 블록도,

도 4는 도 3의 차동 위상 검출디바이스의 합성부에서의 시간 평균, 논리곱, 논리합에 의한 신호 합성 원리를 보인 그래프,

도 5는 본 발명의 다른 실시예에 따른 차동 위상 검출디바이스를 채용한 트랙킹 에러신호 검출장치를 개략적으로 보인 블록도,

도 6a 및 도 6b는 각각 도 2에 도시된 종래의 차동 위상 검출디바이스로 DVD-ROM 디스크와 DVD-RW 디스크에 대해 검출한 트랙킹 에러신호를 보인 그래프,

도 7a 및 도 7b는 각각 본 발명에 따른 차동 위상 검출디바이스의 제1 및 제2합성부가 논리곱 게이트로 이루어진 경우, DVD-ROM 디스크와 DVD-RW 디스크에 대해 검출한 트랙킹 에러신호를 보인 그래프,

도 8a 및 도 8b는 각각 본 발명에 따른 차동 위상 검출디바이스의 제1 및 제2합성부가 논리합 게이트로 이루어진 경우, DVD-ROM 디스크와 DVD-RW 디스크에 대해 검출한 트랙킹 에러신호를 보인 그래프,

도 9 내지 도 16은 각각 래디얼 틸트, 탄젠셜 틸트, 디포커스, 디트랙, 대물렌즈 시프트, 광디스크의 두께 변화, 광디스크에 기록된 피트 깊이 변화, 대물렌즈 시프트 및 광디스크에 기록된 피트 깊이 변화가 동시에 발생한 경우에 대해, 온 트랙시에 본 발명에 따른 트랙킹 에러신호 검출장치에서 검출되는 트랙킹 에러신호의 움셋을 보인 그래프.

<도면의 주요부분에 대한 부호의 설명>

50...광검출기	70...차동 위상 검출디바이스
71...교류 커플러부	73...이퀄라이저
75...슬라이서부	77,79...제1 및 제2합성부
81...위상 시프트부	85...위상차 검출기
87...매트릭스 회로	

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<16> 본 발명은 개선된 구조의 차동 위상 검출디바이스(Differential Phase Detection Divice) 및 이를 채용한 트랙킹 에러신호 검출장치에 관한 것이다.

<17> 일반적으로, 차동 위상 검출(DPD:Differential Phase Detection)을 이용하는 트랙

킹 에러신호 검출장치는 도 1 및 도 2에 도시된 바와 같이, 기록매체에서 반사된 광을 수광하는 4분할 광검출기(10)와, 상기 4분할 광검출기(10)에서 출력된 4개의 검출신호들(a)(b)(c)(d)을 입력받아 복수의 위상차 신호를 생성하고, 생성된 복수의 위상차 신호들을 연산하여 트랙킹 에러신호(TES', TES')를 검출하는 차동 위상 검출디바이스(20)(30)로 이루어진다.

<18> 상기 4분할 광검출기(10)는 기록매체의 래디얼 방향에 대응되는 방향(이하, R' 방향) 및 탄젠셜 방향에 대응되는 방향(이하, T' 방향)으로 각각 2분할되어 있다. 이 4분할 광검출기(10)의 제1 내지 제4분할판(A)(B)(C)(D)은 반시계 방향으로 배열되어 있으며, 제1 내지 제4검출신호(a)(b)(c)(d)를 출력한다.

<19> 도 1을 참조하면, 종래의 일 예에 따른 차동 위상 검출디바이스(20)는, 4개의 캐패시터(21)와, 4개의 이퀄라이저(22)와, 4개의 슬라이서부(23)와, 4개의 위상 시프트부(24)와, 2개의 위상차 검출기(25)(27)와, 매트릭스 회로부(29)로 이루어진다.

<20> 각 캐패시터(21)는 입력된 제1 내지 제4검출신호(a)(b)(c)(d)를 교류 커플링(AC coupling)하여 직류(DC) 성분을 제거한다. 상기 이퀄라이저(22)는 캐패시터(21)를 경유하여 입력된 신호의 고주파성분을 증폭시킨다. 상기 슬라이서부(23)는 이퀄라이저(22)에서 증폭된 신호를 이치화하며, 위상 시프트부(24)는 최종 출력의 오프셋 또는 밸런스를 조정하기 위해 이치화된 신호의 위상을 시프트시킨다. 일 위상차 검출기(25)는 위상 시프트부(24)쪽에서 입력되는 제1 및 제2검출신호(a)(b)의 이치화 신호 사이의 위상차를 검출하여 제1 및 제2위상차 신호(p1)(p2)를 출력한다. 다른 위상차 검출기(27)는 상기 위상 시프트부(24)쪽에서 입력된 제3 및 제4검출신호(c)(d)의 이치화 신호 사이의 위상차를 검출하여 제3 및 제4위상차 신호(p3)(p4)를 출력한다. 상기 매트릭스 회로부(29)는

상기 제1 내지 제4위상차 신호(p1)(p2)(p3)(p4)를 입력받아 연산하여 트랙킹 에러신호(TES')를 출력한다. 상기 트랙킹 에러신호(TES')는 상기 제1 및 제3위상차 신호(p1)(p3)의 합(p1+p3)과 제2 및 제4위상차 신호(p2)(p4)의 합(p2+p4)의 차신호이다.

<21> 그런데, 상기와 같은 종래의 차동 위상 검출디바이스(20)는, 위상차 신호를 검출하기 위해 2개의 위상차 검출기(25)(27)를 구비하므로, 그 차동 위상 검출디바이스(20)의 전체 부피가 크고, 2개의 위상차 검출기(25)(27)의 개인 특성 차이에 의해 출력 신호가 열화될 수 있다.

<22> 도 2를 참조하면, 종래의 다른 예에 따른 차동 위상 검출디바이스(30)는 도 1의 차동 위상 검출디바이스(20)의 문제점을 해결할 수 있는 구조를 가지는 것으로, 4개의 캐패시터(31)와, 4개의 딜레이(32)와, 2개의 이퀄라이저(33a)(33b), 2개의 슬라이서부(34a)(34b)와, 2개의 위상 시프트부(35a)(35b), 하나의 위상차 검출기(37) 및 매트릭스 회로부(39)로 이루어진다. 여기서, 도 2에서 도 1과 동일 참조부호는 동일 기능을 하는 동일 부재를 나타낸다.

<23> 각 캐패시터(31)는 4분할 광검출기(10)에서 입력된 제1 내지 제4검출신호(a)(b)(c)(d)를 교류 커플링(AC coupling)하여 DC 성분을 제거한다.

<24> 상기 딜레이(32)는 캐패시터(31)쪽에서 입력되는 신호를 시간 지연시킨다.

상기 딜레이(32)는, 광픽업의 대물렌즈 시프트 및 광디스크에 기록된 피트의 규정치를 벗어나는 깊이 변화가 존재할 때, 최종 출력인 트랙킹 에러신호(TES')에 유발된 옅셋을 보상하기 위한 것이다. 상기 딜레이(32)는, 상기 4분할 광검출기(10)의 T' 방향으로 선행하는 제1 및 제2분할판(A)(B)에서 출력된 제1 및 제2검출신호(a)(b)를 상대적으로 지연시키거나, 후행하는 제3 및 제4분할판(C)(D)에서 출력된 제3 및 제4검출신호(c)(d)를 상대적으로 지연시킨다. 상기 딜레이(32)는, 제1검출신호(a)에 가해진 지연값이 제3검출신호(c)에 비해 포지티브 또는 네거티브 값이 되도록, 제1 및/또는 제3검출신호(a)(c)에 적당한 지연을 가한다. 마찬가지로, 상기 딜레이(32)는, 제2검출신호(b)에 가해진 지연값이 제4검출신호(d)에 비해 포지티브 또는 네거티브 값이 되도록, 제2 및/또는 제4검출신호(b)(d)에 적당한 지연을 가한다.

<25> 딜레이(32)를 통과한 제1 및 제3검출신호(a)(c)는 이퀄라이저(33a)에서 합산되고 증폭된다. 딜레이(32)를 통과한 제2 및 제4검출신호(b)(d)는 이퀄라이저(33b)에서 합산되고 증폭된다. 슬라이서부(34a)(34a)는 이퀄라이저(33a)(33b)에서 증폭된 합신호를 각각 이치화하며, 위상 시프트부(35a)(35b)는 최종 출력의 옅셋 또는 밸런스를 조정하기 위해 이치화된 합신호의 위상을 시프트시킨다. 위상차 검출기(37)는 위상 시프트부(35a)(35b)쪽에서 입력되는 합신호들 사이의 위상차를 검출하여 2개의 위상차 신호(p5)(p6)를 출력한다. 매트릭스 회로부(39)는 위상차 검출기(37)쪽에서 입력된 2개의 위상차 신호(p5)(p6)를 차동하여 트랙킹 에러신호(TES')를 출력한다.

<26> 도 2에 도시된 바와 같은 종래의 다른 예에 따른 차동 위상 검출디바이스(30)는, 하나의 위상차 검출기(37)를 구비하므로, 도 1에서와 같이 2개의 위상차 검출기(25)(27) 채용시 그 위상차 검출기(25)(27) 사이의 계인 오차문제가 생기지 않는다.

<27> 하지만, 도 2의 차동 위상 검출디바이스(30)는, 하나의 위상차 검출기(37) 채용 구조가 가능하도록, 제1 및 제3검출신호(a)(c), 제2 및 제4검출신호(b)(d) 사이의 위상을 보정하기 위해 4개의 딜레이(32)를 채용하므로, 딜레이(32) 블록의 큰 부피로 인해 전체 부피가 크고, 그 딜레이(32)를 작동시키기 위해 큰 전력 소모를 필요로 하는 단점이 있다. 또한, 딜레이(32)에서의 지연값은 재생신호의 주파수와 관련되므로, 광디스크를 고배속으로 재생하고자 하는 경우, 해당 배속에 맞는 지연값 선정 및 지연값 선택 수단을 필요로 한다. 결과적으로, 도 2의 차동 위상 검출디바이스(30)는 도 1의 차동 위상 검출디바이스(20)보다 큰 부피를 가지며, 소모 전력이 크다.

【발명이 이루고자 하는 기술적 과제】

<28> 본 발명은 상기한 바와 같은 점들을 감안하여 안출된 것으로, 하나의 위상차 검출기를 채용하면서도 딜레이를 배제할 수 있는 개선된 구조의 차동 위상 검출디바이스 및 이를 채용한 트랙킹 에러신호 검출장치를 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<29> 상기 목적을 달성하기 위하여 본 발명은 입력되는 제1 내지 제4신호로부터 제1 및 제3신호와 제2 및 제4신호 사이의 차동 위상을 검출하는 차동 위상 검출디바이스에 있어서, 상기 제1 내지 제4신호를 각각 기준 레벨에 대해 슬라이싱하여 이치화하는 슬라이서부와; 상기 이치화된 제1 및 제3신호와 제2 및 제4신호를 각각 합성하여 제1 및 제2합성신호를 생성하여 출력하는 제1 및 제2합성부와; 상기 제1 및 제2합성신호 사이의 위상을 비교하여 제1위상차 신호와 제2위상차 신호를 생성하여 출력하는 위상차 검출기와; 상기 위상차 검출기쪽에서 입력된 제1 및 제2위상차 신호를 감산하여 차동 위상 신호를 출력하는 매트릭스회로부;를 포함하는 것을 특징으로 한다.

- <30> 여기서, 상기 제1 및 제2합성부는, 상기 제1 및 제3신호, 제2 및 제4신호를 각각 시간 평균, 논리곱 또는 논리합하여 제1 및 제2합성신호를 생성하도록 마련된다.
- <31> 한편, 상기 슬라이서부 전단에 상기 제1 내지 제4신호에 포함된 직류 성분을 제거하는 교류 커플러부; 및/또는 상기 제1 내지 제4신호를 증폭하는 이퀄라이저;를 더 구비하는 것이 바람직하다.
- <32> 또한, 상기 슬라이서부와 제1 및 제2합성부 사이 또는 상기 제1 및 제2합성부와 위상차 검출기 사이에 입력된 신호의 위상을 시프트시키는 위상 시프트부;를 더 구비하는 것이 바람직하다.
- <33> 상기 목적을 달성하기 위하여 본 발명은, 기록매체에서 반사된 광을 수광하는 광검출기와, 상기 광검출기의 검출신호로부터 트랙킹 에러신호를 검출하는 차동 위상 검출디바이스;를 포함하는 트랙킹 에러신호 검출장치에 있어서, 상기 광검출기는 기록매체의 래디얼 방향 및 탄젠셜 방향에 대응되는 방향을 따라 배치되고 반시계 방향으로 배열된 제1 내지 제4분할판을 구비하며, 상기 제1 내지 제4분할판은 입사된 광을 수광하여 제1 내지 제4검출신호를 출력하며, 상기 차동 위상 검출디바이스는, 상기 제1 내지 제4검출신호를 각각 기준 레벨에 대해 슬라이싱하여 이치화하는 슬라이서부와; 일 대각선 방향에 위치한 제1 및 제3분할판에서 출력되고 이치화된 제1 및 제3검출신호와 다른 대각선 방향에 위치한 제2 및 제4분할판에서 출력되고 이치화된 제2 및 제4검출신호를 각각 합성하여 제1 및 제2합성신호를 출력하는 제1 및 제2합성부와; 상기 제1 및 제2합성신호 사이의 위상을 비교하여 제1위상차 신호와 제2위상차 신호를 생성하여 출력하는 위상차 검출기와; 상기 위상차 검출기쪽에서 입력된 제1 및 제2위상차 신호를 감산하여 트랙킹 에러 신호를 출력하는 매트릭스회로부;를 포함하는 것을 특징으로 한다.

- <34> 이하, 첨부된 도면들을 참조하면서 본 발명의 바람직한 실시예에 따른 차동 위상 검출디바이스 및 이를 채용한 트랙킹 에러신호 검출장치를 상세히 설명한다.
- <35> 도 3은 본 발명에 따른 차동 위상 검출디바이스를 채용한 트랙킹 에러신호 검출 장치의 일 실시예를 개략적으로 보인 블록도이다.
- <36> 도면을 참조하면, 본 발명의 일 실시예에 따른 트랙킹 에러신호 검출장치는, 기록 매체에서 반사된 광을 수광하는 광검출기(50)와, 상기 광검출기(50)의 검출신호 (a)(b)(c)(d)로부터 차동 위상을 검출하는 본 발명에 따른 차동 위상 검출디바이스(70)를 포함하여 구성된다.
- <37> 상기 광검출기(50)는 R' 방향으로 분할된 제1 내지 제4분할판 (A)(B)(C)(D)을 구비한다. 상기 제1 및 제3분할판(A)(C)은 일 대각선 방향에 위치되고, 상기 제2 및 제4분할판(B)(D)은 다른 대각선 방향에 위치된다. 상기 광검출기(50)의 제1 내지 제4분할판(A)(B)(C)(D)에서 출력되는 제1 내지 제4검출신호(a)(b)(c)(d)는 차동 위상 검출디바이스(70)로 입력된다.
- <38> 본 발명에 따른 상기 차동 위상 검출디바이스(70)는, 4개의 슬라이서부(75), 제1 및 제2합성부(77)(79), 1개의 위상차 검출기(85) 및 매트릭스 회로부(87)를 포함하여 구성되며, 상기 슬라이서부(75) 전단에 교류 커플러부(71) 및/또는 이퀄라이저(73)를 더 구비할 수 있다.
- <39> 상기 교류 커플러부(71)는 입력되는 제1 내지 제4검출신호(a)(b)(c)(d)를 교류 커플링(AC coupling)하여 직류 성분을 제거하도록 예컨대, 캐패시터를 구비한다. 따라서, 교류 커플러부(71)를 통과한 제1 내지 제4검출신호(a)(b)(c)(d)에는 상대적으로 고주파

성분만이 남게 된다. 상기 이퀄라이저(73)는 상기 교류 커플러부(71)를 통과한 상기 제1 내지 제4검출신호(a)(b)(c)(d)의 고주파 성분을 증폭한다. 상기 슬라이서부(75)는 상기 이퀄라이저(73)에서 증폭된 제1 내지 제4검출신호(a)(b)(c)(d)를 각각 소정의 기준 레벨에 대해 슬라이싱하고 이치화하여 제1 내지 제4이치화 신호(d1)(d2)(d3)(d4)를 생성한다.

<40> 상기 제1 및 제2합성부(77)(79)는 논리 매트릭스(logical matrix)로서, 입력된 신호를 시간 평균하는 수단, 논리곱 게이트(AND gate) 또는 논리합 게이트(OR gate)를 구비한다.

<41> 상기 제1합성부(77)는, 슬라이서부(75)로부터 입력되는 제1 및 제3이치화 신호(d1)(d3)를 시간 평균, 논리곱 또는 논리합하여 제1합성신호(sa)를 생성한다. 상기 제1합성부(77)에서와 마찬가지로, 상기 제2합성부(79)는 슬라이서부(75)로부터 입력되는 제2 및 제4이치화 신호(d2)(d4)를 시간 평균, 논리곱 또는 논리합하여 제2합성신호(sb)를 생성한다.

<42> 제1 및 제3이치화 신호(d1)(d3)를 합성할 때, 제1합성부(77)에서는 도 4에서 알 수 있는 바와 같이, 시간 평균하면 제1합성신호(sa_{평균}), 논리곱하면 제1합성신호(sa_{AND}), 논리합하면 제1합성신호(sa_{OR})가 출력된다. 제2 및 제4이치화 신호(d2)(d2)를 합성하는 경우, 제2합성부(79)에서는 마찬가지로 제2합성신호(sb)가 출력된다. 이와 같이, 제1 및 제2합성부(77)(79)에서 출력되는 제1 및 제2합성신호(sa)(sb)는 합성 방식에 따라 약간씩 차이가 있기 때문에, 상기 제1 및 제2합성부(77)(79)는 동일한 합성 방식으로 제1 및 제2합성신호(sa)(sb)를 생성할 수 있도록 마련된 것이 바람직하다.

<43> 상기 위상차 검출기(85)는, 상기 제1 및 제2합성부(77)(79)에서 출력된 제1 및 제2

합성신호(sa)(sb) 사이의 위상차를 검출하여 제1 및 제2위상차 신호(pa)(pb)를 출력한다. 상기 제1합성신호(sa)가 상기 위상차 검출기(85)의 +입력단에 입력되고, 상기 제2합성신호(sb)가 상기 위상차 검출기(85)의 -입력단에 입력된다고 하자. 이 경우, 상기 제1위상차 신호(pa)는 +입력단에 입력된 제1합성신호(sa)의 위상이 상기 제2합성신호(sb)의 위상보다 앞서는 경우의 상기 제1 및 제2합성신호(sa)(sb) 사이의 위상차값이다. 상기 제2위상차 신호(pb)는 위상차 검출기(85)의 -입력단에 입력된 제2합성신호(sb)의 위상이 상기 제1합성신호(sa)의 위상보다 앞서는 경우의 상기 제1 및 제2합성신호(sa)(sb) 사이의 위상차값이다.

<44> 본 발명에 따른 차동 위상 검출디바이스(70)가 트래킹 에리신호 검출장치에 채용되는 경우, 상기 매트릭스 회로부(87)는 상기 위상차 검출기(85)에서 출력되는 제1 및 제2 위상차 신호(pa)(pb)를 차동하고 적분하여 출력한다. 이러한 제1 및 제2위상차 신호(pa)(pb)의 차동 적분신호는 트래킹 에리신호(TES)이다.

<45> 여기서, 본 발명에 따른 차동 위상 검출디바이스(70)에서 매트릭스 회로부(87)는 본 발명에 따른 차동 위상 검출디바이스(70)가 채용되는 시스템에 따라 적절히 변형된다. 예를 들어, 본 발명에 따른 차동 위상 검출디바이스(70)가 시크 방향 검출시스템에 채용되는 경우, 상기 매트릭스 회로부(87)는 입력되는 두개의 위상차 신호(pa)(pb)를 합산하고 적분하는 구조를 가진다.

<46> 한편, 본 발명에 따른 차동 위상 검출디바이스(70)는, 최종 출력의 옅셋 또는 밸런스를 조정하기 위해 입력된 신호의 위상을 시프트시키는 위상 시프트부(81)를 더 구비하는 것이 바람직하다. 상기 위상 시프트부(81)는 도 3에 도시된 바와 같이, 제1합성부(77)와 위상차 검출기(85)의 일 입력단, 제2합성부(79)와 위상차 검출기(85)의 다른 입

력단 사이에 각각 설치될 수 있다. 또한, 상기 위상 시프트부(81)는 도 5에 도시된 바와 같이, 슬라이서부(75)와 제1 및 제2합성부(77)(79)의 입력단 사이에 설치될 수도 있다. 도 3에서와 같이, 위상 시프트부(81)가 슬라이서부(75)와 제1 및 제2합성부(77)(79)의 입력단 사이에 설치되는 경우에는, 제1 내지 제4이치화 신호(d1)(d2)(d3)(d4)에 서로 다른 시간 지연을 가할 수 있어, 보다 효과적으로 최종 출력의 옅셋 및 밸런스를 조정할 수 있는 장점이 있다.

<47> 이하에서는, 상기와 같이 구성된 본 발명에 따른 차동 위상 검출디바이스(70)를 채용한 트랙킹 에러신호 검출장치에서 검출되는 신호 특성을 살펴본다.

<48> 도 6a 및 도 6b는 각각 도 2에 도시된 종래의 차동 위상 검출디바이스(30)로 DVD-ROM 디스크와 DVD-RW 디스크에 대해 검출한 트랙킹 에러신호(TES')를 보인 그래프이다. 도 7a 및 도 7b는 각각 제1 및 제2합성부(77)(79)가 논리곱 게이트로 이루어진 경우, 본 발명에 따른 차동 위상 검출디바이스(70)로 DVD-ROM 디스크와 DVD-RW 디스크에 대해 검출한 트랙킹 에러신호(TES)를 보인 그래프이다. 도 8a 및 도 8b는 각각 본 발명에 따른 차동 위상 검출디바이스(70)의 제1 및 제2합성부(77)(79)가 논리합 게이트로 이루어진 경우, DVD-ROM 디스크와 DVD-RW 디스크에 대해 검출한 트랙킹 에러신호(TES)를 보인 그래프이다.

<49> 도 6a, 도 7a 및 도 8a에서 알 수 있는 바와 같이, DVD-ROM 디스크의 경우, 본 발명에 따른 차동 위상 검출디바이스(70)를 채용하면, 종래의 딜레이(32)를 채용한 차동 위상 검출디바이스(70)를 채용한 경우에 비해 결코 질적으로 떨어지지 않는 트랙킹 에러신호를 검출할 수 있다. 도 6b, 도 7b 및 도 8b에서 알 수 있는 바와 같이, DVD-RW 디스크의 경우에도, 본 발명에 따른 차동 위상 검출디바이스(70)를 채용하면, 마찬가지로 종

래의 딜레이(32)를 채용한 차동 위상 검출디바이스(70)를 채용한 경우에 비해 결코 질적으로 떨어지지 않는 트랙킹 에러신호를 검출할 수 있다.

<50> 또한, 도 7a 및 도 8a, 도 7b 및 도 8b의 비교에 의해 알 수 있는 바와 같이, 제1 및 제2합성부(77)(79)에 논리곱 게이트 및 논리합 게이트 중 어느 것을 채용하더라도 비슷한 질의 트랙킹 에러신호를 검출할 수 있다.

<51> 도 9 내지 도 15는 각각 래디얼 틸트, 탄젠셜 틸트, 디포커스, 디트랙, 대물렌즈 시프트, 광디스크의 두께 변화, 광디스크에 기록된 피트 깊이 변화가 발생한 경우에 대해, 온 트랙시에 본 발명에 따른 트랙킹 에러신호 검출장치에서 검출되는 트랙킹 에러신호(TES)의 읍셋을 보인 그래프이다. 여기서, 도 9 내지 도 15의 검출결과는 DVD-ROM에 대한 것이다.

<52> 도 9 내지 도 15에서 알 수 있는 바와 같이, 본 발명에 따른 트랙킹 에러신호 검출장치에 의하면, 래디얼 틸트, 탄젠셜 틸트, 디포커스, 대물렌즈 시프트, 광디스크의 두께 변화, 피트 깊이 변화에 영향을 받지 않으며, 상대적으로 디트랙에 대해서만 크게 반응하는 트랙킹 에러신호(TES)를 검출할 수 있다. 도 9를 참조하면, 본 발명의 트랙킹 에러신호 검출장치에서 검출되는 트랙킹 에러신호(TES)는 래디얼 틸트에 대해 약간의 영향을 받는 것으로 나타나는데, 이 래디얼 틸트에 대한 읍셋값은 시스템이 갖는 틸트 마진(tilt margin)이내이기 때문에 무시할 수 있다.

<53> 광디스크에 기록된 피트 깊이 변화와 대물렌즈 시프트가 동시에 발생하는 경우에도, 본 발명에 따른 트랙킹 에러신호 검출장치에서 검출되는 트랙킹 에러신호(TES)에는 도 16에 보여진 바와 같이, 읍셋이 발생하지 않는다. 도 16은 대물렌즈가 $200\mu\text{m}$ 시프트된 상태에서 피트 깊이 변화에 따른 읍셋값을 보인 그래프이다.

<54> 이상에서 알 수 있는 바와 같이, 본 발명에 따른 차동 위상 검출디바이스(70)는 종래의 차동 위상 검출디바이스(70)에 비해 전체 부피는 크게 줄어들면서도, 결코 성능이 뒤떨어지지 않는다.

<55> 이상에서는 본 발명에 따른 차동 위상 검출디바이스(70)가 4분할 광검출기(50)로부터 출력되는 4개의 검출신호(a)(b)(c)(d)를 입력받아 연산하여 DPD 방식에 의한 트래킹 에러신호(TES)를 출력하도록 마련되는 것으로 설명 및 도시하였으나, 이는 예시적인 것에 불과하다.

<56> 즉, 본 발명에 따른 차동 위상 검출디바이스(70)는 적절한 변형에 의해 차동 위상을 검출하는 다양한 시스템에 적용할 수 있다. 이때, 상기 광검출기(50)의 분할구조는 검출하려는 차동 위상 신호의 종류(예컨대, 래디얼 틸트, 탄젠셜 틸트 또는 디포커스)에 따라 다양하게 변형된다.

【발명의 효과】

<57> 상기한 바와 같은 본 발명에 따른 차동 위상 검출디바이스는, 2개의 이치화 신호를 합성하는 한쌍의 합성부를 구비하여, 하나의 위상차 검출기를 채용하면서도 종래와는 달리 딜레이를 배제할 수 있는 구조를 가지므로, 부피가 작다.

<58> 또한, 본 발명에 따른 차동 위상 검출디바이스를 트래킹 에러신호 검출장치에 채용하면, 래디얼 틸트, 탄젠셜 틸트, 디포커스, 대물렌즈 시프트, 광디스크의 두께 변화, 광디스크에 기록된 피트의 깊이 변화 및/또는 대물렌즈 시프트에 상대적으로 영향을 받지 않는 트래킹 에러신호를 검출할 수 있다.

【특허청구범위】**【청구항 1】**

입력되는 제1 내지 제4신호로부터 제1 및 제3신호와 제2 및 제4신호 사이의 차동 위상을 검출하는 차동 위상 검출디바이스에 있어서,

상기 제1 내지 제4신호를 각각 기준 레벨에 대해 슬라이싱하여 이치화하는 슬라이서부와;

상기 이치화된 제1 및 제3신호와 제2 및 제4신호를 각각 합성하여 제1 및 제2합성신호를 생성하여 출력하는 제1 및 제2합성부와;

상기 제1 및 제2합성신호 사이의 위상을 비교하여 제1위상차 신호와 제2위상차 신호를 생성하여 출력하는 위상차 검출기와;

상기 위상차 검출기쪽에서 입력된 제1 및 제2위상차 신호를 감산하여 차동 위상 신호를 출력하는 매트릭스회로부;를 포함하는 것을 특징으로 하는 차동 위상 검출디바이스.

【청구항 2】

제1항에 있어서, 상기 제1 및 제2합성부는,

상기 제1 및 제3신호, 제2 및 제4신호를 각각 시간 평균, 논리곱 또는 논리합하여 제1 및 제2합성신호를 생성하도록 마련된 것을 특징으로 하는 차동 위상 검출디바이스.

【청구항 3】

제1항 또는 제2항에 있어서, 상기 슬라이서부 전단에 상기 제1 내지 제4신호에 포

함된 직류 성분을 제거하는 교류 커플러부; 및/또는 상기 제1 내지 제4신호를 증폭하는 이퀄라이저;를 더 구비하는 것을 특징으로 하는 차동 위상 검출디바이스.

【청구항 4】

제3항에 있어서, 상기 슬라이서부와 제1 및 제2합성부 사이 또는 상기 제1 및 제2합성부와 위상차 검출기 사이에 입력된 신호의 위상을 시프트시키는 위상 시프트부;를 더 구비하는 것을 특징으로 하는 차동 위상 검출디바이스.

【청구항 5】

제1항 또는 제2항에 있어서, 상기 슬라이서부와 제1 및 제2합성부 사이 또는 상기 제1 및 제2합성부와 위상차 검출기 사이에 입력된 신호의 위상을 시프트시키는 위상 시프트부;를 더 구비하는 것을 특징으로 하는 차동 위상 검출디바이스.

【청구항 6】

기록매체에서 반사된 광을 수광하는 광검출기와, 상기 광검출기의 검출신호로부터 트랙킹 에러신호를 검출하는 차동 위상 검출디바이스;를 포함하는 트랙킹 에러신호 검출 장치에 있어서,

상기 광검출기는 기록매체의 래디얼 방향 및 탄젠셜 방향에 대응되는 방향을 따라 배치되고 반시계 방향으로 배열된 제1 내지 제4분할판을 구비하며, 상기 제1 내지 제4분할판은 입사된 광을 수광하여 제1 내지 제4검출신호를 출력하며,

상기 차동 위상 검출디바이스는,

상기 제1 내지 제4검출신호를 각각 기준 레벨에 대해 슬라이싱하여 이치화하는 슬라이서부와; 일 대각선 방향에 위치한 제1 및 제3분할판에서 출력되고 이치화된 제1 및

제3검출신호와 다른 대각선 방향에 위치한 제2 및 제4분할판에서 출력되고 이치화된 제2 및 제4검출신호를 각각 합성하여 제1 및 제2합성신호를 출력하는 제1 및 제2합성부와; 상기 제1 및 제2합성신호 사이의 위상을 비교하여 제1위상차 신호와 제2위상차 신호를 생성하여 출력하는 위상차 검출기와; 상기 위상차 검출기쪽에서 입력된 제1 및 제2위상차 신호를 감산하여 트랙킹 에러 신호를 출력하는 매트릭스회로부;를 포함하는 것을 특징으로 하는 트랙킹 에러신호 검출장치.

【청구항 7】

제6항에 있어서, 상기 제1 및 제2합성부는,

상기 제1 및 제3신호, 제2 및 제4신호를 각각 시간 평균, 논리곱 또는 논리합하여 제1 및 제2합성신호를 생성하도록 마련된 것을 특징으로 하는 트랙킹 에러신호 검출장치

【청구항 8】

제6항 또는 제7항에 있어서, 상기 슬라이서부 전단에 상기 제1 내지 제4신호에 포함된 직류 성분을 제거하는 교류 커플러부; 및/또는 상기 제1 내지 제4신호를 증폭하는 이퀄라이저;를 더 구비하는 것을 특징으로 하는 트랙킹 에러신호 검출장치.

【청구항 9】

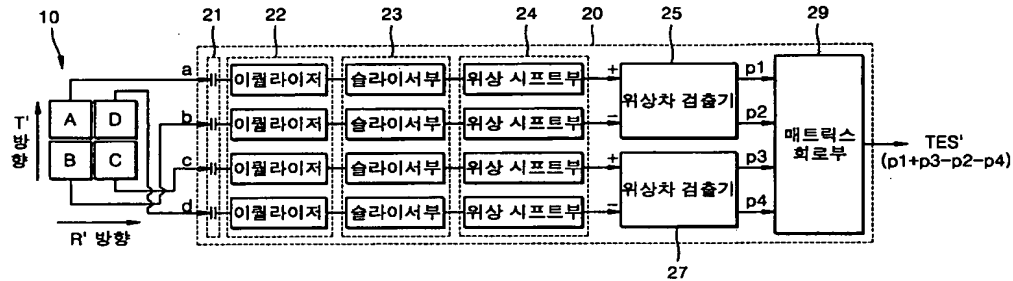
제8항에 있어서, 상기 슬라이서부와 제1 및 제2합성부 사이 또는 상기 제1 및 제2합성부와 위상차 검출기 사이에 입력된 신호의 위상을 시프트시키는 위상 시프트부;를 더 구비하는 것을 특징으로 하는 트랙킹 에러신호 검출장치.

【청구항 10】

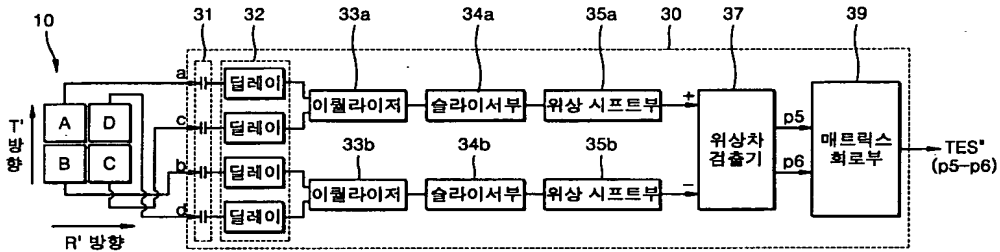
제6항 또는 제7항에 있어서, 상기 슬라이서부와 제1 및 제2합성부 사이 또는 상기 제1 및 제2합성부와 위상차 검출기 사이에 입력된 신호의 위상을 시프트시키는 위상 시프트부;를 더 구비하는 것을 특징으로 하는 트랙킹 에러신호 검출장치.

【도면】

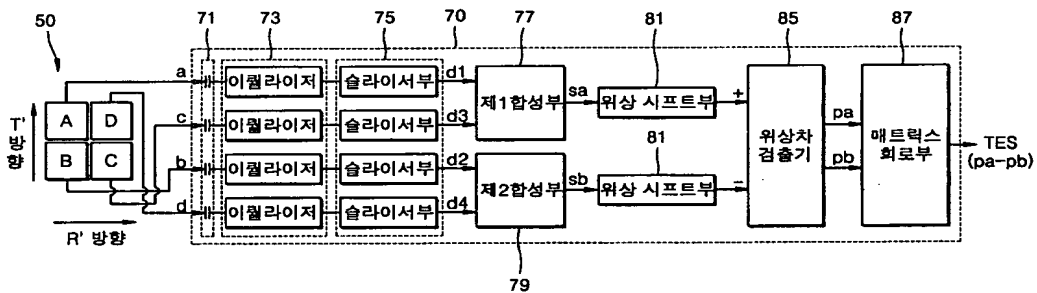
【도 1】



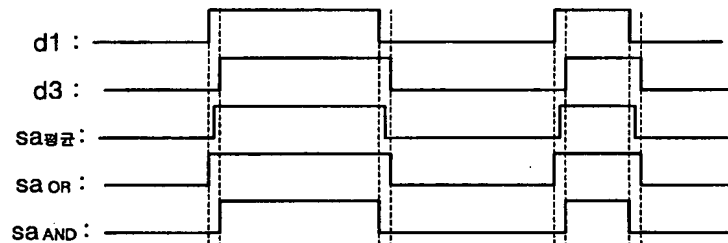
【도 2】



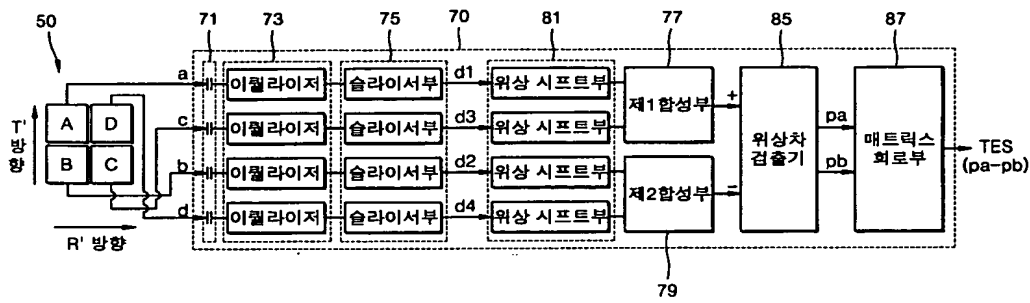
【도 3】



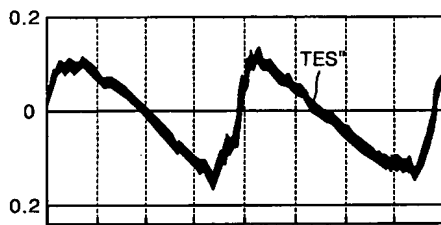
【도 4】



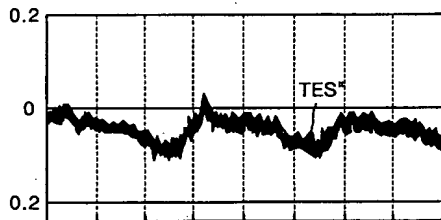
【도 5】



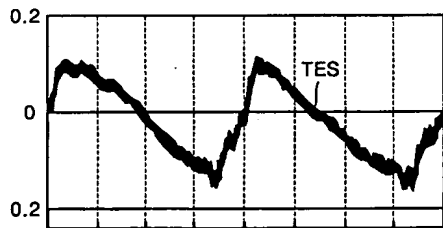
【도 6a】



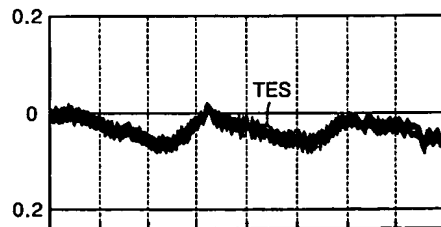
【도 6b】



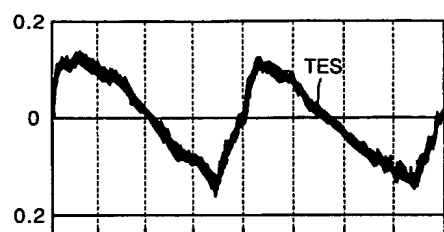
【도 7a】



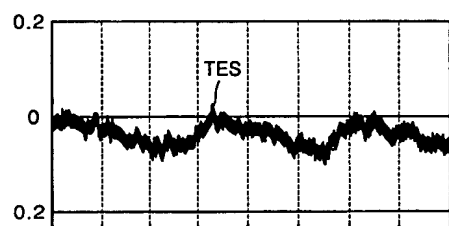
【도 7b】



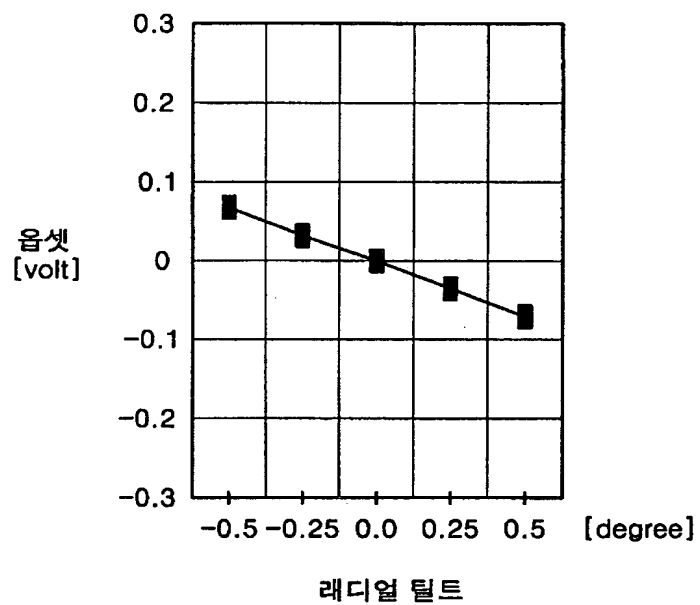
【도 8a】



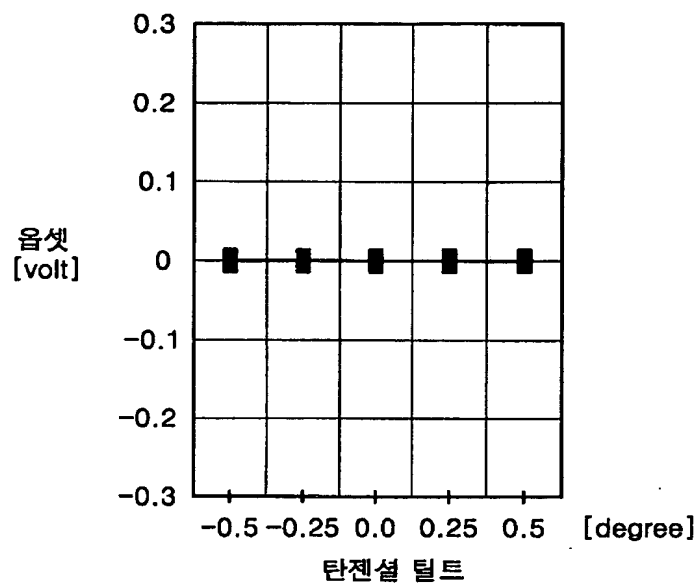
【도 8b】



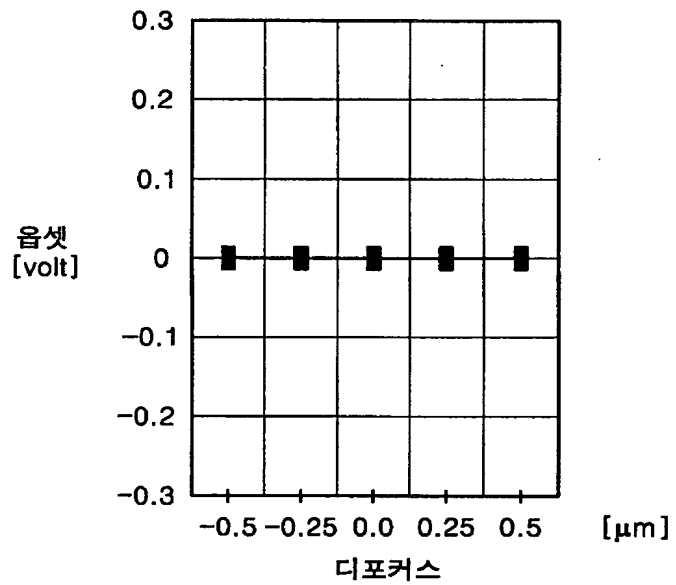
【도 9】



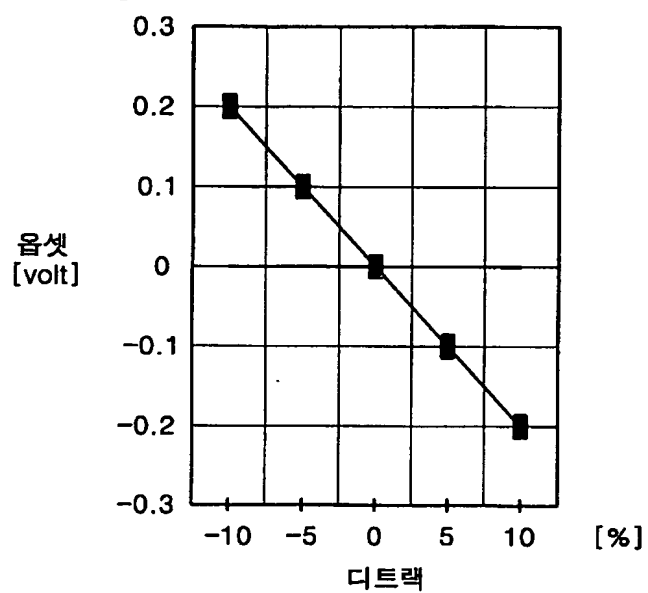
【도 10】



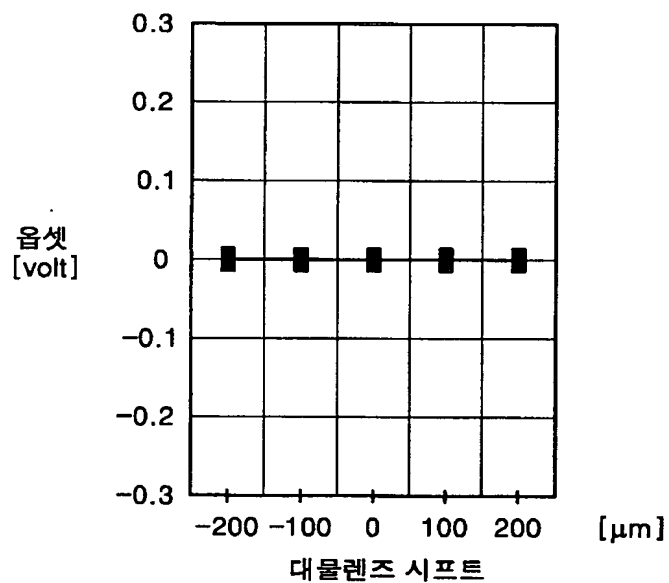
【도 11】



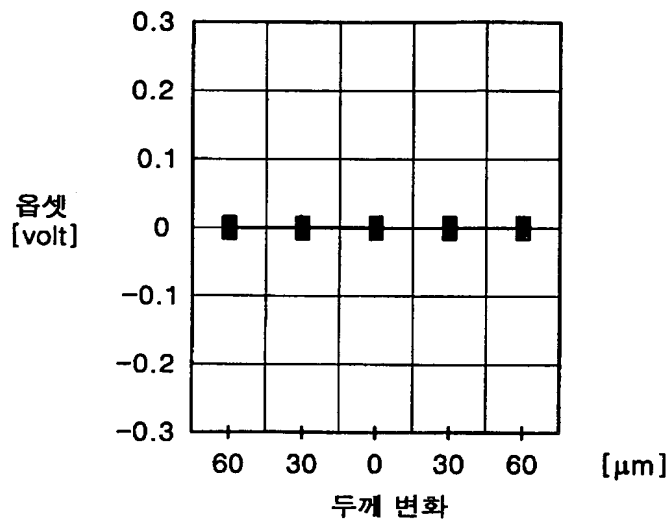
【도 12】



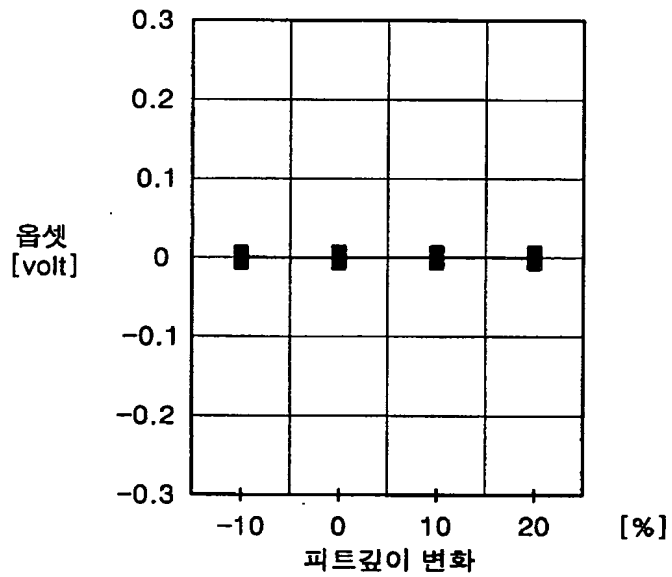
【도 13】



【도 14】



【도 15】



【도 16】

